



## Estudo de circuito amplificador de alto ganho para sistemas de ultrassom

### Study of high gain amplifier circuit for ultrasound systems

Guilherme Vinícius Medeiros<sup>1</sup>, Fábio Rizental Coutinho<sup>2</sup>

#### RESUMO

Esse trabalho explora a implementação de um amplificador para a aplicação em sistemas ultrassônicos. O estudo se concentra em uma topologia específica de circuito amplificador capaz de alcançar ganhos na faixa de 200 a 300. O objetivo é projetar amplificadores de ultrassom de baixo custo usando circuitos simples. A metodologia abrange o projeto detalhado de um circuito amplificador diferencial com J-FET e um circuito espelho de corrente com transistores bipolares. A polarização adequada desses componentes e um amplificador de banda larga são fundamentais para garantir a amplificação linear. Como resultados, um circuito foi projetado, simulado e montado apresentando ganhos de 170 a 270 entre 1 kHz e 1 MHz.

**PALAVRAS-CHAVE:** Amplificadores de alto ganho, Amplificador diferencial, Circuito espelho de corrente, Projeto de circuito amplificador.

#### ABSTRACT

This work explores the implementation of an amplifier for application in ultrasonic systems. The study focuses on a specific amplifier circuit topology capable of achieving gains in the range of 200 to 300. The objective is to design low-cost ultrasound amplifiers using simple circuits. The methodology covers the detailed design of a differential amplifier circuit with J-FET and a current mirror circuit with bipolar transistors. Proper biasing of these components and a wideband amplifier are critical to ensuring linear amplification. As a result, a circuit was designed, simulated and assembled with gains of 170 to 270 between 1 kHz and 1 MHz.

**KEYWORDS:** High gain amplifiers, Differential amplifier, Current mirror circuit, Amplifier circuit design.

## 1. INTRODUÇÃO

A necessidade de criar amplificadores de alto ganho para sistemas ultrassônicos surge devido à baixa amplitude inerente desses sinais. Amplificadores de alto ganho desempenham um papel crucial ao aumentar a amplitude dos sinais ultrassônicos, tornando-os detectáveis e valiosos em diversas aplicações, incluindo diagnósticos médicos, inspeção de materiais e pesquisa científica.

O propósito deste estudo é o desenvolvimento e a análise de uma topologia específica de amplificador que possa atingir ganhos na faixa de 200 a 300, explorando suas vantagens e limitações. Este estudo enfatiza a meta de criar amplificadores ultrassônicos acessíveis utilizando circuitos simples, como o circuito espelho de corrente e o amplificador diferencial, como alternativas a circuitos mais dispendiosos e complexos.

---

<sup>1</sup>Bolsista do CNPq. Universidade Tecnológica Federal do Paraná, Toledo, Paraná, Brasil. E-mail: guilhermemedeiros@alunos.utfpr.edu.br. ID Lattes: 7924089657567333.

<sup>2</sup>Docente no Curso de Engenharia de Computação. Universidade Tecnológica Federal do Paraná, Toledo, Paraná, Brasil. E-mail: fabiocoutinho@professores.utfpr.edu.br. ID Lattes: 7980751861311441.

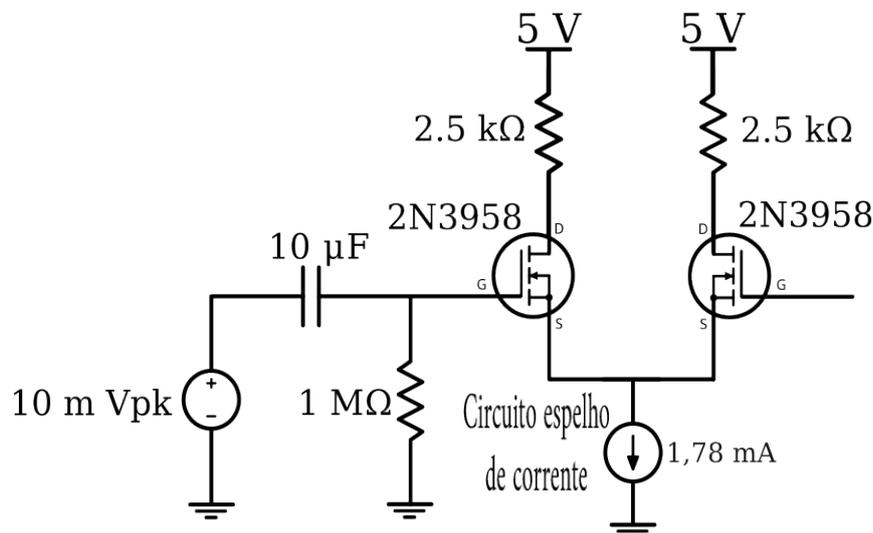


Na literatura clássica, abordam-se amplificadores de diversas maneiras, mas quando se trata de amplificadores com ganhos notáveis na faixa de 200 a 300, a ênfase se volta para a otimização do ganho, linearidade e estabilidade. Isso envolve a seleção criteriosa de dispositivos ativos, como transistores, a minimização da distorção, o controle das impedâncias de entrada e saída, bem como a aplicação de técnicas para reduzir o ruído.

## 2. MATERIAIS E MÉTODOS

O objetivo do projeto é criar um amplificador que tenha um ganho de tensão na faixa de 200 a 300 (a performance do amplificador será avaliada com base na capacidade de atingir esse ganho na faixa de frequência desejada) e opere na faixa de frequência de 1 kHz a 1 MHz, enquanto prioriza a economia de custos através do uso de circuitos simples e componentes acessíveis. Inicialmente, foi desenvolvido subcircuitos, começando pelo amplificador diferencial. Definiu-se requisitos como ganho de tensão, impedância e corrente de saídas desejadas. Optou-se pelo transistor J-FET (VISHAY, 2001) devido a suas vantagens sobre o transistor bipolar, como alta impedância de entrada, linearidade, operação em baixas tensões, baixo ruído, entre outros. Em seguida, os J-FETs foram polarizados cuidadosamente para garantir a operação na região de amplificação linear. Isso envolve ajustar resistores de polarização para definir correntes adequadas. Finalmente, assegurou a integridade do sinal de saída usando técnicas de acoplamento, como capacitores, para eliminar componentes de corrente contínua e evitar distorções. O resultado é o circuito na Figura 1.

Figura 1 – Circuito amplificador diferencial, com valores dos componentes.



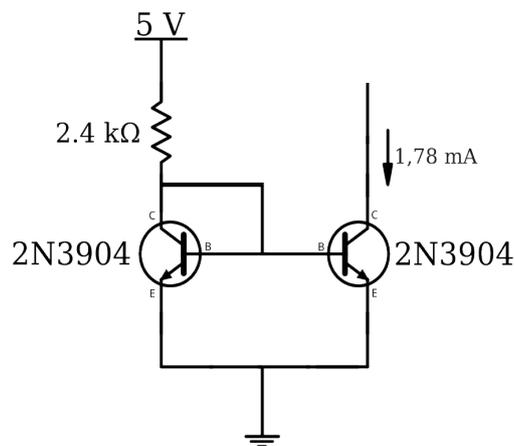
Fonte: Elaborado pelo autor (2023).

Na modelagem do circuito espelho de corrente, crucial para um amplificador diferencial, foram garantidas a igualdade de correntes, rejeição de modo comum, linearidade e estabilidade. Essa etapa amplifica os sinais nas entradas e rejeita interferências. Inicialmente, as especificações e a corrente de referência desejada foram



definidas. Em seguida, um transistor de referência com estabilidade térmica e baixo ruído, o transistor 2N3904 (FAIRCHILD, 2014), foi escolhido. A configuração da referência envolve a criação de um circuito que gera a corrente desejada. A escolha do transistor espelho é crítica; ele deve se assemelhar ao de referência em termos de ganho de corrente. O transistor espelho foi configurado para igualar a corrente de referência, utilizando conexões apropriadas e resistores de polarização. A garantia da estabilidade e linearidade exigiu um circuito de polarização cuidadosamente projetado, permitindo que o transistor espelho operasse linearmente. Isso resultou no circuito da Figura 2.

Figura 2 – Circuito espelho de corrente, com valores dos componentes.



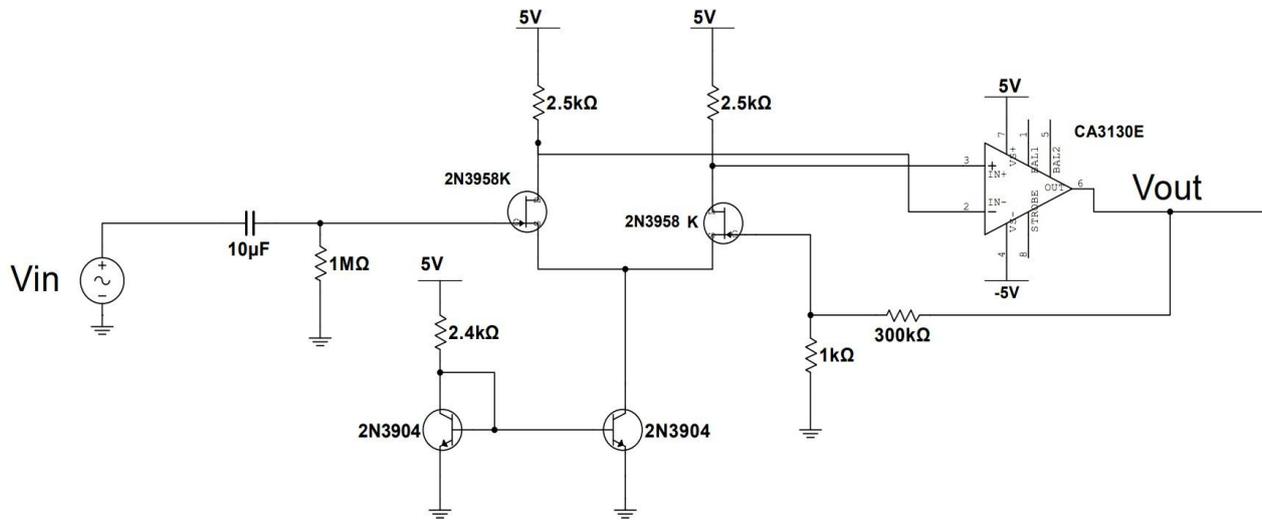
Fonte: Elaborado pelo autor (2023).

Após a criação do circuito amplificador diferencial e do circuito espelho de corrente, procedeu-se à sua conexão ao amplificador operacional CA3130E (HARRIS SEMICONDUCTOR, 1993). Na realimentação da entrada inversora do circuito amplificador diferencial, implementou-se um divisor de tensão. Esse componente tem a finalidade de aprimorar o desempenho do amplificador diferencial, assegurando que ele opere dentro de sua faixa ideal e evite distorções de sinal decorrentes de sinais de entrada excessivamente elevados. Resultando no circuito completo, visto na Figura 3.

Após concluir o projeto completo do circuito, utilizou o *software* Multisim para simular o ganho de tensão do circuito. O ganho de tensão é obtido pela divisão da tensão de saída ( $V_{out}$ ) pela tensão de entrada ( $V_{in}$ ). Durante esses testes de simulação, configurou-se a tensão de entrada com um valor de pico de 10 mV e variou-se a frequência de 1 kHz a 1 MHz para compreender o comportamento do circuito nesse intervalo de frequência. Dentro dessa faixa de frequência, obteve o ganho de tensão desejado, que estava na faixa de 200 a 300.

Uma vez que o circuito foi validado com sucesso na simulação, iniciou-se a fase prática do projeto. Inicialmente, montou-se o circuito espelho de corrente em uma *protoboard* para verificar se a corrente de referência estava de acordo com as expectativas teóricas. Após a análise, confirmou-se que havia um baixo erro relativo entre a corrente projetada e a corrente medida na prática.

Figura 3 – Circuito completo, com valores dos componentes.



Fonte: Elaborado pelo autor (2023).

### 3. RESULTADOS

Após a validação do circuito, que foi realizada tanto por experimentação quanto por simulação, procedeu-se à comparação dos resultados relativos aos ganhos de tensão, evidenciado na Figura 6. Para essa análise comparativa, foi realizada a variação da frequência de entrada, abrangendo uma faixa de trabalho que vai de 1 kHz a 1 MHz.

Analisando os resultados presente na Figura 4, nota-se que com o aumento da frequência afeta o ganho de tensão do circuito, tal fenômeno pode ser explicado por diversos fatores, tais como os efeitos de capacitância do *protoboard*, ganho intrínseco dos dispositivos, resposta em frequência do dispositivo e os componentes passivos.

Ao examinar os dados na Tabela 1, observa-se uma correlação direta entre o aumento da frequência e o erro relativo (calculado com base na Equação 1). A razão para esse aumento progressivo do erro relativo já foi discutida anteriormente. É importante ressaltar que o erro relativo médio foi de 15,49%.

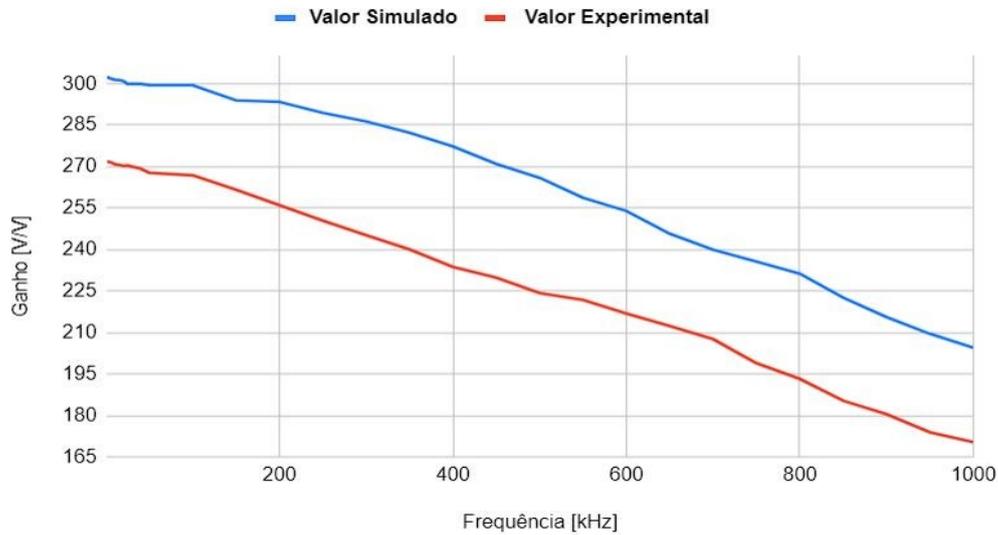
Com o intuito de reduzir a disparidade entre os valores simulados e os resultados obtidos experimentalmente, é possível optar pela criação de uma placa de circuito impresso (PCB). As PCBs apresentam uma maior confiabilidade a longo prazo, uma vez que os componentes são soldados diretamente na placa, o que implica em conexões permanentes e menos suscetíveis a falhas intermitentes, ao contrário do que pode ocorrer em protoboards devido ao manuseio frequente.

Além disso, as PCBs possibilitam a utilização de planos de terra e outros recursos de design que contribuem para a redução da interferência eletromagnética, aprimorando o desempenho em aplicações sensíveis a ruídos.

$$\text{Erro Relativo}(\%) = \frac{\text{Valor Simulado} - \text{Valor Experimental}}{\text{Valor Experimental}} \cdot 100 \quad (1)$$



Figura 4 – Comparação do ganho simulado e experimental.



Elaborado pelo autor (2023).

Tabela 1 – Comparação do ganho simulado e experimental com erro relativo.

Frequência (kHz)	Ganho Simulado (V/V)	Ganho Experimental (V/V)	Erro Relativo (%)
1	302,5	271,9	11,25
5	302,01	271,7	11,15
10	301,5	270,9	11,29
15	301,4	270,7	11,34
20	301,01	270,3	11,36
25	300	270,4	10,94
40	299,97	269,3	11,38
50	299,58	267,8	11,86
100	299,49	266,9	12,21
150	294	261,7	12,34
200	293,46	256,1	14,58
250	289,5	250,5	15,56
300	286,36	245,2	16,78
350	282,32	240,1	17,58
400	277,38	233,7	18,69
450	271	229,9	17,87
500	266	224,3	18,59
550	258,79	221,8	16,67
600	254	216,9	17,10
650	245,72	212,3	15,74
700	240	207,6	15,60
750	235,67	198,9	18,48
800	231,31	193,2	19,72
850	222,61	185,3	20,13
900	215,57	180,4	19,49
950	209,5	173,9	20,47
1000	204,5	170,3	20,08

Elaborado pelo autor (2023).



## 4. CONCLUSÃO

Neste trabalho, foi explorada o projeto de amplificadores de alto ganho na faixa de 200 a 300. A abordagem concentrou-se na análise de um amplificador diferencial e no circuito espelho de corrente, sendo cruciais na amplificação de sinais para a criação de um amplificador de ultrassom acessível. Componentes foram selecionados, e a polarização dos transistores foi ajustada, com a validação experimental do ganho de tensão através de simulações.

No entanto, observou-se que fatores como a capacitância do *protoboard*, ganho intrínseco e resposta em frequência podem afetar o ganho do circuito. Essas observações destacam a necessidade de considerar cuidadosamente esses elementos ao projetar amplificadores de alto ganho.

## Agradecimentos

Quero expressar minha profunda gratidão ao Dr. Fábio Rizental Coutinho, meu orientador, por todo o apoio e orientação fornecidos ao longo deste projeto. Sua dedicação, paciência e conhecimento foram fundamentais para o meu crescimento acadêmico e pessoal. Ao CNPq (Conselho Nacional de Desenvolvimento Científico e Tecnológico), pelo auxílio financeiro que possibilitou o desenvolvimento deste projeto.

## Conflito de interesse

Não há conflito de interesse.

## REFERÊNCIAS

FAIRCHILD. **NPN General-Purpose Amplifier**. Out. 2014. Disponível em: <https://www.mouser.com/datasheet/2/149/2N3904-82270.pdf>. Acesso em: 1 abr. 2023

HARRIS SEMICONDUCTOR. **BiMOS Operational Amplifier with MOSFET Input/CMOS Output**. Abr. 1993. Disponível em: <https://pdf.datasheet.live/9dd081df/harris.com/CA3130E.pdf>. Acesso em: 3 abr. 2023

VISHAY. **Monolithic N-Channel JFET Dual**. Jun. 2001. Disponível em: <https://www.pcpaudio.com/pcpfiles/transistores/2n3958.pdf>. Acesso em: 3 abr. 2023