



Estudo de Circuitos de Condicionamento de Sinais em Aplicações Envolvendo DSPs

Gustavo de Freitas Osti¹, Wesley Angelino de Souza²,
Sérgio Augusto Oliveira da Silva³

RESUMO

Este artigo descreve um estudo e implementação via software de simulação de placas de condicionamento de sinais utilizadas em sistemas de aquisição de sinais, com foco em aplicações envolvendo processadores digitais de sinais (DSP), com o objetivo de garantir a precisão das amostras de sinal, minimizando distorções introduzidas durante a aquisição, condicionamento e conversão deste. Ao longo do texto são abordadas a importância do condicionamento de sinais, o impacto no sistema de condicionamento pela seleção do conversor analógico-digital (A/D) e a análise comparativa de dois sistemas de condicionamento de sinais, uma pré-existente e uma proposta. O método inclui a análise de placas de condicionamento existentes e a modificação de elementos utilizados com base na sua teoria de funcionamento e simulação com inserção de modelos realistas dos componentes do circuito, considerando fontes de erros e não idealidades atribuídas aos mesmos, para comprovação da teoria, a qual demonstra aprimoramento na relação sinal-ruído e nas distorções harmônicas totais para o sistema proposto.

PALAVRAS-CHAVE: condicionamento de sinais. conversor analógico-digital. distorção de sinal. simulação.

ABSTRACT

This article describes a study and software-based simulation implementation of signal conditioning boards used in signal acquisition systems, focusing on applications involving digital signal processors (DSPs), with the aim of ensuring the accuracy of signal samples while minimizing distortions introduced during acquisition, conditioning, and conversion. Throughout the text, the importance of signal conditioning, the impact on the conditioning system due to the selection of the analog-to-digital converter (A/D), and the comparative analysis of two signal conditioning systems, one pre-existing and one proposed, are discussed. The method includes the analysis of existing conditioning boards and the modification of elements used based on their operating theory and simulation with the insertion of realistic models of circuit components, considering sources of errors and non-idealities attributed to them, to validate the theory, which demonstrates improvements in the signal-to-noise ratio and total harmonic distortion for the proposed system.

Keywords: signal conditioning. analog-digital converter. signal distortion. simulation.

INTRODUÇÃO

Sistemas de aquisições de sinais possuem uma ampla gama de aplicações, uma destas se encontram em sistemas de controle de filtros ativos (PATIDAR; SINGH, 2010), onde é crucial a precisão das amostras em função das distorções introduzidas pela aquisição de sinais.

Para a interpretação do sinal amostrado por um dispositivo como um Processador Digital de Sinais (DSP), é necessário o emprego de um conversor analógico-digital (A/D), o qual mapeia

¹ Discente do curso de Engenharia Elétrica. Universidade Tecnológica Federal do Paraná, Cornélio Procópio, Paraná, Brasil. E-mail: gustavoosti@alunos.utfpr.edu.br. ID Lattes: 9981789532104125.

² Docente no Curso de Engenharia Elétrica. Universidade Tecnológica Federal do Paraná, Cornélio Procópio, Paraná, Brasil. E-mail: wesleyangelino@utfpr.edu.br. ID Lattes: 8594457321079718.

³ Docente no DAELE. Universidade Tecnológica Federal do Paraná, Cornélio Procópio, Paraná, Brasil. E-mail: augus@utfpr.edu.br. ID Lattes: 7428189879295593.



uma escala de valores analógicos em função de valores digitais que os representem (UNDERS-TANDING. . . , 2001), contudo, o conversor A/D muitas vezes não pode ser conectado diretamente ao sensor pelo sinal advindo deste estar muito fraco, ruidoso ou simplesmente incompatível com a amplitude de entrada do conversor (KESTER, 1999) devendo ter seu sinal manipulado de forma a ser lido corretamente. Chamamos esta etapa de condicionamento de sinal.

Esta etapa apresenta sua importância não apenas por permitir o funcionamento do sistema, mas também pois esta será inevitavelmente responsável pela inserção de componentes indesejados ao sinal adquirido, pois tanto os AOPs empregados quanto os elementos passivos podem servir como fontes de ruídos (KESTER, 1999, p. 3.44) e outras distorções devido às não idealidades das suas especificações (BOYLESTAD; LOUIS, 2013, p. 526). Desta forma, a seleção do conversor A/D e da topologia da placa de condicionamento de sinais se tornam elementos cruciais para o apropriado funcionamento do sistema.

Este documento tem como objetivo realizar uma análise comparativa da eficácia de leitura de dois sistemas de condicionamento de sinais, um já existente e um segundo proposto, em razão das suas inserções de distorções.

MÉTODO

A pesquisa se iniciou com a análise das placas de condicionamento de sinais atualmente em uso no Laboratório de Eletrônica de Potência, Qualidade de Energia e Energias Renováveis (LEPQER), levando em consideração funções de cada etapa e possível substituição de componentes com base em outros projetos e dados de fabricantes, visando reduzir as variações entre o sinal digital e o sinal aferido, minimizando assim distorções e ruídos provenientes da placa de condicionamento.

Por fim, é proposto um outro modelo de placa de condicionamento de sinais e comparada a sua relação sinal-ruído e distorção de sinal com o modelo atual, considerando suas condições padrões de operação através do software TINA-TI, que considera modelos realistas dos amplificadores operacionais (AOPs) utilizados, considerando fontes de ruído em associação com resistores, capacitores e transistores no circuito, sendo considerados ideais apenas as fontes e condutores.

CONSIDERAÇÕES DOS ELEMENTOS DA PLACA

CONVERSOR A/D

O condicionamento do sinal adquirido por um sensor pode ser constituído de múltiplos estágios, podendo atuarem de forma a filtrar, amplificar, somar, saturar sinais, isolar partes do circuito e etc, das quais as funções serão selecionadas em decorrência da necessidade do conversor A/D selecionado. Portanto, este deve ser o primeiro elemento da análise de alteração do sistema. A Tab. 1 apresenta um comparativo dos conversores considerados.

Destes, o AD7616 apresenta valores medianos em relação a resolução, taxa amostral e amplitude de entrada, contudo, visando menor distorção do sinal, sua seleção se prova vantajosa ao comparar a sua SNR, o qual representa a mínima razão esperada entre o sinal de entrada e o ruído inserido por aquele dispositivo, e erro total não-ajustado (TUE), que inclem erros de offset, ganho,

Tabela 1 – Comparativo conversores A/D

Conversor	Resolução	Taxa de Amostragem	Amplitude de Entrada	SNR	TUE
TMS320F28335 ADC	12 bits	12,5 MS/s	0 a 3,3 V	68 dB	$\pm 47,5LSB$
AD4115	24 bits	125 kS/s	$\pm 20V$	85 dB	$\pm 20,133LSB$
AD7616	16 bits	1 MS/s	$\pm 10V$	90,5 dB	$\pm 6LSB$

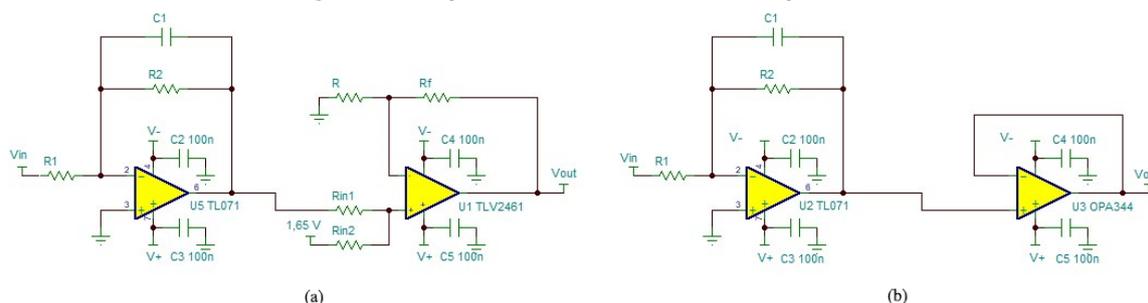
Fonte: Autoria própria (2023).

não-linearidade diferencial e integral (BALESTRIERI; AL, 2005). O conversor indicado já possui, segundo sua ficha técnica, um filtro passa baixa ativo de primeira ordem construído internamente, contudo, um segundo filtro em cascata, como aplicado neste projeto, atua como forma de redundância e maior atenuação das frequências acima da frequência de corte, aumentando a atenuação do sinal (RAZAVI, 2017, p. 564). Desta forma, o acréscimo de um segundo filtro de forma externa, forma uma filtragem em cascata.

PROJETO DE PLACA

A etapa de sensoriamento é atualmente realizada por sensores de efeito Hall LV-25P, para aquisição de sinal de tensão, e LA100TP, para aquisição de sinal de corrente, ambos atuam como fonte de corrente em suas saídas, os quais podem ser ajustados para um determinado valor de tensão com o uso de um resistor em shunt. Para o condicionamento deste sinal são empregadas duas etapas. A primeira projetada como filtro passa baixa ativo inversor em topologia sallen-key, atuando como filtro antialiasing, e outra como amplificador somador não-inversor, somando um valor de tensão contínua de forma a obter um sinal de saída variando de 0 a 3,3V, esquemático apresentado na Fig. 1.a, a função do filtro pode ser dada pela Eq. (1), onde R_1 e R_2 correspondem as resistências referentes as tensões V_1 e V_2 inseridas no terminal não inversor do AOP R_f a resistência de feedback e R a do terminal inversor para o terra (BOYLESTAD; LOUIS, 2013, p. 544).

Figura 1 – Esquemáticos dos circuitos comparados



Fonte: Autoria própria (2023).

$$V_{out} = \left(1 + \frac{R_f}{R}\right) \frac{\frac{V_1}{R_1} + \frac{V_2}{R_2}}{\frac{1}{R_1} + \frac{1}{R_2}} \quad (1)$$

A placa de condicionamento de sinais proposta também possui duas etapas. A primeira consistindo de um filtro ativo passa baixa de primeira ordem na topologia inversora, por esta conferir

maior estabilidade e linearidade para os ganhos do inversor (SEDRA; SMITH, 2007), atuando como filtro antialiasing, apresentado na Fig. 1.b. Ao AOP utilizado no filtro, também é possível a aplicação de um potenciômetro para controle de tensão de offset de entrada, variando até $\pm 10mV$.

O segundo estágio consiste de um buffer, responsável pelo isolamento entre a etapa de condicionamento e o conversor A/D (BOYLESTAD; LOUIS, 2013, p. 546), realizar o casamento de impedâncias do circuito e proporcionar o fornecimento de corrente necessário para a leitura das entradas do conversor A/D (PERTENCE JUNIOR, 2007, p. 3.44), protegendo o dispositivo e garantindo a correta leitura do sinal.

PROJETO DO FILTRO

Sistemas de aquisição de sinais para DSPs utilizam filtros para suprimir o efeito de aliasing, onde ruídos fora de banda se repetem dentro desta (BAKER, 1999, p. 1). Determina-se que um filtro de primeira ordem é apropriado para o circuito pretendido através da Eq. (2) (ALMEIDA, 2015, p. 3), uma vez que a frequência máxima que se pretende realizar uma análise fiel do sinal se encontra na 15ª harmônica da rede, correspondendo a uma frequência de uma década acima a $f_1 = 9kHz$ onde deve haver um ganho $G_1 = 0,707946$ (Correspondente à -3 dB, o ganho mínimo da banda passante) e a frequência que se pretende remover para a não ocorrência do efeito de aliasing se encontra na frequência de $f_2 = 1MHz$ onde se estipula um ganho $G_2 = 0,01$ (Ganho máximo da banda de corte), obtendo uma ordem de $n \approx 0,978127$.

$$\left(\frac{f_2}{f_1}\right)^{2n} = \frac{G_2^{-2} - 1}{G_1^{-2} - 1} \quad (2)$$

A função para o cálculo dos elementos do filtro são dados pela Eq. (3) (RAZAVI, 2017, p. 569), onde K corresponde ao ganho do filtro e ω_0 a frequência angular do filtro em rad/s, obtendo uma equivalência com os componentes passivos (BAKER, 1999, p. 6).

$$H(s) = \frac{-K}{1 + \frac{s}{\omega_0}} = \frac{-\frac{R_2}{R_1}}{1 + sR_2.C} \quad (3)$$

Considerando uma resistência de feedback $R_2 = 10k\Omega$ e uma frequência de corte $f_0 = 39kHz$ de forma a aproximar o filtro projetado do já existente no conversor, obtêm-se as características presentes na Tab. 2 para os componentes passivos do sistema.

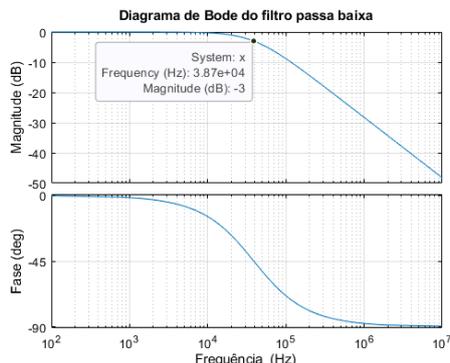
Tabela 2 – Componentes do filtro

f_0	K	R_1	R_2	C
39 kHz	1	10 k Ω	10 k Ω	408,9 pF

Fonte: Autoria própria (2023).

O valor de capacitância facilmente obtido mais próximo do calculado é o de 410pF, assim, a frequência de corte (f_0) se encontra idealmente em 38,8183kHz. Obtendo de forma teórica o filtro apresentado na Fig. 2.

Figura 2 – Diagrama de Bode do filtro passa baixa projetado



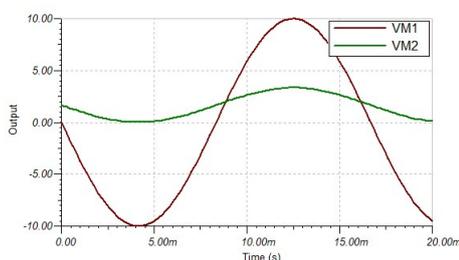
Fonte: Autoria própria (2023).

RESULTADOS

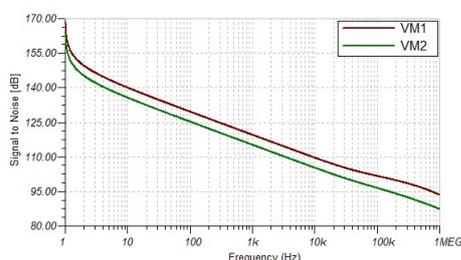
A partir dos esquemáticos da Fig. 1, foram simulados através do software TINA o sinal de saída apresentado na Fig. 3.a e é apresentado na Fig. 3b um comparativo da resposta dos dois sistemas com relação à inserção de ruído dos AOPs e componentes passivos, onde *VM1* corresponde ao sinal placa anterior e *VM2* da placa proposta.

Figura 3 – Resposta dos sistemas ao sinal alternado de entrada

(a) Variação do sinal de saída dos circuitos



(b) Resposta ao ruído dos circuitos



Fonte: Autoria própria (2023).

Comparando as distorções aplicadas ao sinal através de uma simulação dos modelos na Fig. 1, obtêm-se as distorções harmônicas totais (THD) apresentadas na Tab. 3.

Tabela 3 – Distorções Harmônicas Totais

THD_{VM1}	THD_{VM2}
0,0076646%	0,0075747%

Fonte: Autoria própria (2023).

CONCLUSÕES

Nota-se através da Fig. 3.b que em razão da maior amplitude de sinal na Fig. 3.a e menor taxa de componentes passíveis de erro a alteração do sistema de condicionamento de sinais pro-



porcionaram uma maior SNR ao longo de todo o espectro de frequência, assim como apresentou distorções harmônicas ligeiramente menores que o circuito anterior.

Contudo, esta análise se restringe apenas a placa de condicionamento de sinais, sendo esta estendida à leitura realizada pelo conversor A/D, poderia ser esperada uma menor presença de distorções de sinal devido a menor taxa de erros de leitura e menor inserção de ruídos do conversor selecionado, como apresentado na Tab. 1.

Por fim, uma execução experimental deste mesmo procedimento comparativo se torna necessária para a comprovação dos resultados obtidos, visto que apesar da simulação considerar modelos mais realistas dos componentes utilizados, ela não compreende a complexidade de um circuito real.

Agradecimentos

Os autores agradecem a instituição pela disponibilização do conteúdo teórico referenciado e acesso ao software MATLAB.

Conflito de Interesse

Não há conflito de interesse.

REFERÊNCIAS

- ALMEIDA, Douglas de Florio Ubeda. **Filtros passa-baixas por aproximação butterworth e chebyshev utilizando topologia sellen-key**. Pato Branco: [s.n.], 2015.
- BAKER, Bonnie C. **Anti-Aliasing, Analog Filters for Data Acquisition Systems**. Arizona, USA: Microchip Technology Inc. AN699, DS00699B, 1999.
- BALESTRIERI, E; AL, et. **A State of the Art on ADC Error Compensation Methods**. [S.l.]: IEEE Transactions on Instrumentation e Measurement (Volume: 54, Issue: 4, August 2005), 2005.
- BOYLESTAD, Robert L.; LOUIS, Nashelsky. **Dispositivos Eletrônicos: E teoria de circuitos**. 11. ed. [S.l.]: Pearson, 2013.
- KESTER, Walt. **Practical Design Techniques for Sensor Signal Conditioning**. [S.l.]: Analog Devices, 1999.
- PATIDAR, R. D.; SINGH, S. P. **Digital Signal Processor Based Shunt Active Filter Controller for Customer-generated Harmonics and Reactive Power Compensation, Electric Power Components and Systems**. [S.l.: s.n.], 2010.
- PERTENCE JUNIOR, Antonio. **Amplificadores Operacionais e Filtros Ativos**. 6. ed. Porto Alegre: [s.n.], 2007.
- RAZAVI, Behzad. **Fundamentos de Microeletrônica**. 2. ed. Los Angeles: Grupo GEN, 2017.
- SEDRA, A. S.; SMITH, K. C. **Microeletrônica**. 5. ed. [S.l.]: Pearson Prentice Hall, 2007.
- UNDERSTANDING SAR ADCs: Their Architecture and Comparison with Other ADCs. [S.l.]: MAXIM INTEGRATED, 2001.