

Estudo do PFC para drivers de LED para circuitos integrados

A Study of PFC for LED drivers for Integrated Circuits

Maria Eduarda Willemann¹, Juan Camilo Castellanos Rodriguez²

RESUMO

Esse trabalho tem como objetivo realizar o estudo da correção do fator de potência (PFC) nas topologias: com e sem filtro capacitivo, valley fill, multinível e APFC buck aplicado a drivers de LEDs para circuitos integrados. Utilizando o LTSpice, fez-se as simulações com tensão de 12 e 120 Vrms para analisar o comportamento das topologias conforme aumentamos a tensão aplicada. A análise do Fator de Potência e do Fator Ripple de cada circuito nos mostra os benefícios e limitações de cada circuito, assim como sua viabilidade para uma futura implementação em circuitos integrados.

PALAVRAS-CHAVE: Correção de fator de potência; Drivers de LED; Retificadores de tensão.

ABSTRACT

This work aims to carry out the study of power factor correction (PFC) in the topologies: with and without capacitive filter, valley fill, multilevel and APFC buck applied to LED drivers for integrated circuits. Using LTSpice simulations with input voltages of 12 and 120 Vrms to analyze the behavior of the topologies as we increase the applied voltage. The analysis of the Power Factor and Ripple Factor of each circuit shows us the benefits and limitations of each circuit, also the feasibility for a future implementation using integrated circuits

KEYWORDS: Power Factor Correction; LED Drivers; Voltage Rectifiers.

INTRODUÇÃO

A potência elétrica é uma grandeza física que mede o trabalho efetuado em um determinado intervalo de tempo, isto é, a taxa de variação da energia elétrica. Nem toda potência elétrica que chega da rede elétrica é aproveitada de forma eficiente em sua totalidade. Para identificar a quantidade de potência utilizada, calcula-se o fator de potência. O fator de potência é uma medida da eficiência da utilização da energia elétrica em um sistema. É calculado como a relação entre a potência ativa, que é a potência realmente utilizada pelo sistema, e a potência aparente, que é a potência total fornecida ao sistema. Esse valor obtido pode ser medido entre 0 e 1. Quanto maior o fator de potência, melhor a eficiência da utilização da energia elétrica (NED MOHAN, 2009).

Segundo a portaria INMETRO 069 da Agência Nacional de Energia Elétrica, referente aos requisitos de avaliação da conformidade para lâmpadas LED com dispositivo de Controle Integrado declara que para lâmpadas com potência entre 5 e 25W, o Fator de Potência exigido é 0,7. Já para aqueles dispositivos com potência maior que 25W, o valor mínimo exigido é 0,92.

Mediante ao exposto, e considerando a ampla adoção de iluminação LED e o espaço reduzido nas lâmpadas (ex. retrofit), nota-se a necessidade de artefatos que busquem a melhoria da eficiência energética das lâmpadas de LED usando o menor espaço possível e/ou número de componentes. Assim, torna-se interessante o uso de

¹ Estudante de Engenharia Elétrica. Universidade Tecnológica Federal do Paraná, Curitiba, Paraná, Brasil. E-mail: maria.willemann@alunos.utfpr.edu.br. ID Lattes: 5471248317392138

² Docente do Departamento Acadêmico de Eletrotécnica. Universidade Tecnológica Federal do Paraná, Curitiba, Paraná, Brasil. E-mail: juanc@utfpr.edu.br. ID Lattes: 4289199315995255.

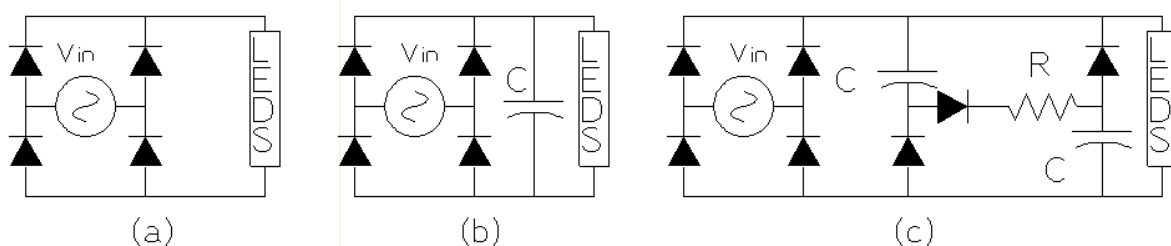
circuitos PFC integrados em um único chip. Por tanto, neste trabalho, analisaremos algumas topologias utilizadas para retificação da tensão, como circuito de onda completa com e sem filtro Capacitivo, *Valley-fill*, Multinível e APFC Buck. Utilizando o LTSpice também discutiremos sobre as simulações realizadas a partir da utilização de cada circuito juntamente com um esquemático de Driver de LEDs para uma futura implementação em circuitos Integrados (CI).

FUNCIONAMENTO DAS TOPOLOGIAS

Para melhorar o fator de potência, é comum usar retificadores de onda completa Sem e com filtros capacitivos (figuras 1a e 1b) para suavizar a corrente contínua. Outra opção é o circuito Valley Fill, que utiliza diodos e capacitores para eficiência. Os retificadores de onda completa usam diodos para converter a corrente alternada em corrente contínua, mas a corrente resultante ainda não é suave. Um filtro capacitivo é adicionado para suavizar a saída (R. VINSITINI, ano de publicação desconhecido).

Outrossim, para obter melhor rendimento e aprimoramento do trabalho, em comparação aos circuitos de meia onda e onda completa, utiliza-se como possibilidade aos circuitos passivos, a utilização do Valley Fill (Figura 1c). O circuito Valley Fill (preenchimento de vale), possui dois capacitores e três diodos além da ponte retificadora de diodo. Os dois capacitores eletrolíticos são carregados em série até metade da tensão de pico. Enquanto a tensão da linha permanecer acima da tensão de um único capacitor, alimenta-se diretamente a carga. Quando a tensão da linha cai abaixo da tensão de um único capacitor, os diodos retificadores em ponte estão polarizados reversamente, e os diodos do valley Fill conduzem e os capacitores são conectados em paralelo para alimentar a carga. Esse método é bastante utilizado em aplicações eletrônicas, por sua simplicidade e facilidade de condução do circuito (M. COSTA, 2003).

Figura 1 – PFC passivos



Fonte: Elaborado pelos autores (2023)

No entanto, esses retificadores com PFC passivos possuem limitações em termos de qualidade de energia, tensão que devem suportar os componentes e tamanho de seus passivos (capacitores) para serem embarcados em um circuito integrado, tornando-os pouco adequados. A continuação serão apresentadas duas possíveis soluções: topologias multinível e APFC buck.

MULTINÍVEL

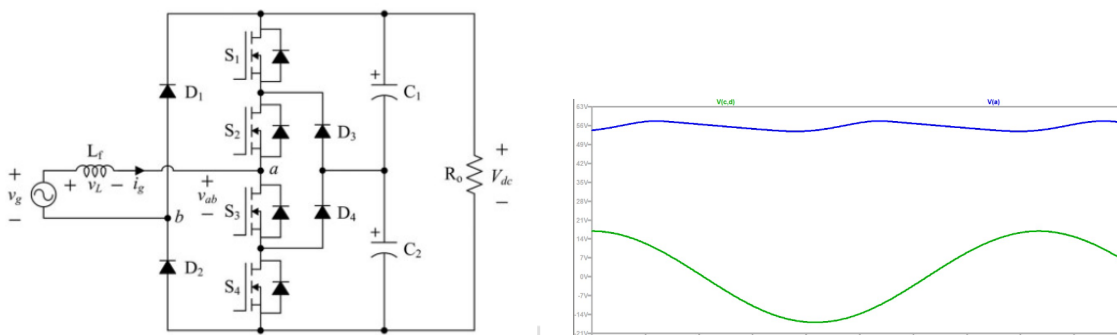
Uma solução que tem sido explorada para melhorar a eficiência e a qualidade de energia é o uso de retificadores PFC multiníveis. Esses retificadores apresentam vantagens, como menores perdas de comutação e componentes harmônicos reduzidos

em comparação com os retificadores de dois níveis. No entanto, muitos dos retificadores PFC multiníveis utilizam um retificador de diodo em ponte completa, que aumenta consideravelmente as perdas por condução, além de apresentar problemas de recuperação reversa dos diodos do corpo do MOSFET, o que compromete a eficiência (J. KIM, 2017).

Neste contexto, a topologia apresentada, propõe um retificador PFC de três níveis sem ponte completa (Figura 2a), visando alta eficiência. A proposta consiste em eliminar o retificador de diodo em ponte completa e resolver os problemas de recuperação reversa dos diodos do corpo do MOSFET, reduzindo perdas de energia, componentes harmônicos, classificações de tensão e interferência eletromagnética. Além disso, o uso de três níveis de tensão nesse retificador permite o emprego de componentes com filtros menores e mais econômicos; assim como chaves com menores requerimentos de tensão possibilitando sua integração em CI.

Para controlar efetivamente a corrente da rede, foi implementado um controlador de razão cíclica que permite acompanhar a variação senoidal da tensão de entrada e gera o chaveamento dos 4 modos de operação (Figura 2b). Esse compensador aprimora o ambiente de controle ao pré-definir o ponto de operação da tensão da rede. Assim, o retificador PFC de três níveis proposto oferece alta eficiência e alta qualidade de energia.

Figura 2 – PFC de três níveis: (a) Circuito simulado (b) tensão de entrada (V_g) e V_{ab}



Fonte: Elaborado pelos autores (2023)

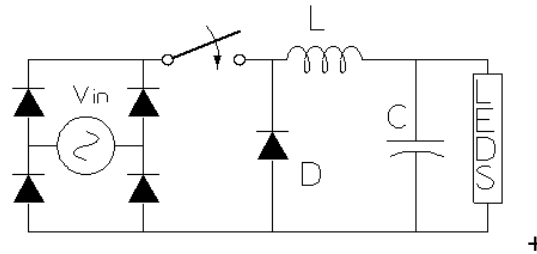
APFC BUCK

Nas aplicações de alta potência para fornecimento de energia, as técnicas de PFC ativo se destacam por sua eficiência na correção, além de ser mais leve e compacto. Uma configuração simples de PFC ativo consiste em um circuito de controle que monitora a tensão e a corrente de entrada para ajustar o tempo de comutação e o ciclo de trabalho, garantindo que esses estejam em fase (A. BALAL, 2021).

A topologia fundamental do conversor buck PFC, composta por um conversor buck, uma ponte retificadora e uma fonte de corrente alternada (Figura 3). A tensão do capacitor de saída é ajustada para ficar abaixo da tensão de corrente alternada. Observa-se que o conversor buck é colocado após a ponte retificadora. O Buck é referenciado por: tensões de saída mais baixas, o que resulta em maior confiabilidade e robustez, operação simplificada, a distorção harmônica total e o fator de potência podem ser melhorados com flexibilidade no controle. Nesta topologia as chaves devem operar com a tensão de entrada do circuito, reduzindo sua atratividade para integração em CI. E

por fim, a utilização do mesmo conversor para correção de fator de potência e conversor de energia.

Figura 3 – APFC Buck



Fonte: Elaborado pelos autores (2023)

METODOLOGIA E RESULTADOS

Através da execução com o Software LTSpice, foi realizado o teste de comparação entre as topologias apresentadas na seção anterior, com uma carga de LEDs com tensão de saída de 3V cada. Fez-se dois testes em cada um dos circuitos das topologias, com tensão de entrada de 12Vrms (Tabela 1 e 3) e 120Vrms (Tabela 2 e 4). Nos circuitos que utilizam filtro capacitivo, empregou-se os capacitores no valor de 100uF. Mediu-se o Fator de Potência e Fator Ripple em cada um dos circuitos sem Filtro Capacitivo, com Filtro Capacitivo e Valley Fill. Já na tabela 3 e 4, além da medição dos dois fatores aplicados à primeira tabela, também realizou-se a medição nos diodos e nas chaves ideais utilizadas no circuito Multinível e no APFC Buck.

Tabela 1 – Resultados de simulação de PFC passivos para Vin=12Vrms

	Sem Filtro Capacitivo	Com Filtro Capacitivo	Valley Fill
Fator de Potência	0,97	0,95	0,95
Fator Ripple	0,72	0,72	0,73

Fonte: Elaborado pelos autores (2023).

Notou-se que nos resultados obtidos durante o experimento com tensão CA de entrada de 16,9V pico (12Vrms), os resultados entre os 3 circuitos foram semelhantes, com valores do Fator de Potência altos (próximos a 1), e Fator Ripple baixo, significando uma ótima operação da tensão de saída, aplicada aos LEDs.

No entanto, quando aumentou-se o valor da tensão de entrada para 169,9V (Tabela 2), pode-se observar queda no Fator de Potência dos circuitos com e sem filtro capacitivos e aumento no Fator Ripple de ambos.

Tabela 2 – Resultados de simulação de PFC passivos para Vin=120Vrms

	Sem Filtro Capacitivo	Com Filtro Capacitivo	Valley Fill
Fator de Potência	0,72	0,55	0,92
Fator Ripple	1,10	0,79	1,01

Fonte: Elaborado pelos autores (2023).

Analisando os resultados, é possível perceber que o Valley Fill, por sua vez, continuou apresentando um bom resultado do seu Fator de Potência, mesmo com a tensão de entrada maior, se comparado aos outros circuitos das Tabelas 1 e 2. Porém, o Ripple está elevado, o que pode causar falhas e diminuir a vida útil dos dispositivos devido a mudança abrupta da tensão.

A segunda etapa dos resultados, representados pelas tabelas 3 e 4, onde realizou-se as simulações dos circuitos Multinível e Buck de modo de operação descontínuo- DCM, utilizando indutor com valor de 47u. Na Tabela 3, utilizamos tensão de entrada de valor 12Vrms, enquanto na Tabela 4, 120Vrms.

Tabela 3 – Resultados de simulação de PFC multinível e APFC Buck para Vin=12Vrms

	Multinível	APFC Buck
Fator de Potência	0,83	0,77
Fator Ripple	0,21	3,14

Fonte: Elaborado pelos autores (2023).

Tabela 4 – Resultados de simulação de PFC multinível e APFC Buck para Vin=120Vrms

	Multinível	APFC Buck
Fator de Potência	0,72	0,86
Fator Ripple	0,44	1,06

Fonte: Elaborado pelos autores (2023).

Os resultados do Multinível apresentam queda no Fator de Potência conforme aumentamos a tensão, mas se comparado com os outros circuitos apresentados nas tabelas 1 e 2, a mudança não se mostra tão significativa, enquanto o Ripple mesmo aumentando da tabela 3 para 4, o resultado aparece excelente, mostrando um ótimo desempenho. Já os resultados do APFC Buck apresentou aumento do Fator de Potência e queda no Fator Ripple conforme aumentamos a tensão. Embora os resultados sejam parecidos com o do Valley Fill quando aplicado a tensão de 120Vrms, o APFC Buck possui vantagens pois é possível melhorar esses valores aplicando um controle de malha fechada mais refinado para incrementar o fator de potência.

CONCLUSÕES

A importância de analisar os métodos de correção de fator de potência pode mostrar o comportamento das topologias em diferentes ocasiões de medições e componentes de saída. Pode-se perceber que as topologias mais simples com e sem filtro capacitivo apresenta um bom desempenho se aplicadas a uma tensão mais baixa. No entanto seu fator ripple é alto, assim como se aplicada a tensão maiores, os resultados do fator de potência são baixos. O Valley Fill, por sua vez, tem um bom resultado do fator de potência tanto nas tensões baixa e alta, todavia, seu fator ripple não

colabora para a eficiência do circuito, apesar de demandar passivos de valores elevados não demanda de chaves nem sistemas de controle complexos.

Nos testes do PFC Multinível se observou a redução do fator de potência, no entanto, o fator ripple não aumentou de forma abrupta quando a tensão aumenta. Apesar do controle complexo, esta topologia permite o uso de chaves com menor tensão de ruptura, possibilitando o uso de chaves com menores resistências de condução e perdas de chaveamento. O fator de potência do APFC Buck apresenta um aumento de conforme aumentamos a tensão, assim como o fator ripple também cai. No entanto, o APFC Buck demanda de um sistema de controle e chaves que suportem o máximo valor da tensão de entrada, portanto chaves com maiores resistências de condução e perdas de chaveamento. Para obter um resultado orientado à integração de PFC em circuitos integrados, os autores sugerem a investigação da junção dos métodos Multinível no APFC Buck.

Agradecimentos

Agradeço e dedico este trabalho para meu orientador, Prof. Dr. Juan, por todos seus ensinamentos e compreensão durante esse último ano, acreditando em meu potencial mesmo com todas as dificuldades e limitações psiquiátricas apresentadas durante o processo. À minha família, aos meus amigos Alana, Matheus e Pedro por me oferecerem um lar para morar, aos meus queridos amigos Pablo Ademir de Souza, Breno Machado de Paula, Juliana de Oliveira Hall, Clara Sposito Pimentel, Alexandre Jorge, Alexandre Bastos, Gabriel Gioppo, Victor Esteche, Welitton Gerolane, Ana Julia Ribeiro, Hellen Rosa, Ana Laura Stefani, Pedro Basso, Caroline Martins, Carlos Eduardo Marcelino (Malik), Allysson (Babu), Giovanna Viola e as minhas amigas da Universidade: Luiza, Mikaela, Maria Rita e Yasmin. Por fim, agradeço ao Conselho Nacional de Desenvolvimento Científico e Tecnológico- CNPq e à luta das trabalhadoras e trabalhadores que contribuíram para minha entrada na Universidade através da política de cotas.

Conflito de interesse

Não há conflito de interesse.

REFERÊNCIAS

- Mohan, N., Undeland, T. M., & Robbins, W. P. (2009). *Eletrônica de Potência: Conversores, Acionamentos, Sistemas e Aplicações* (3ª ed.). Editora Wiley.
- Visintini, R. (Ano de publicação desconhecido). *Rectifiers*. Elettra Sincrotron Light Laboratory, Trieste, Itália.
- Kim, J.-S., Lee, S.-H., Cha, W.-J., & Kwon, B.-H. (2017). High-Efficiency Bridgeless Three-Level Power Factor Correction Rectifier.
- BALAL, A. et al. Analysis of Buck, Boost, and Flyback Topologies Using for Active Power Factor Correction. Disponível em: <<https://ieeexplore.ieee.org/stamp/stamp.jsp?tp=&arnumber=9615337>>. Acesso em: 22 may. 2023.
- Costa, M. A. D., do Prado, R. N., Campos, A., & Seidel, A. R. (2003). An analysis about valley fill filters applied to electronic ballasts.